

(19)



Generated Document.

(11) Publication number:

63224344 A**PATENT ABSTRACTS OF JAPAN**(21) Application number: **62058112**(51) Intl. Cl.: **H01L 21/92 H01L 21/288**(22) Application date: **13.03.87**

(30) Priority:

(43) Date of application publication: **19.09.88**

(84) Designated contracting states:

(71) Applicant: **TOSHIBA CORP**(72) Inventor: **ENDO TAKAYUKI
EZAWA HIROKAZU**

(74) Representative:

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57) Abstract:

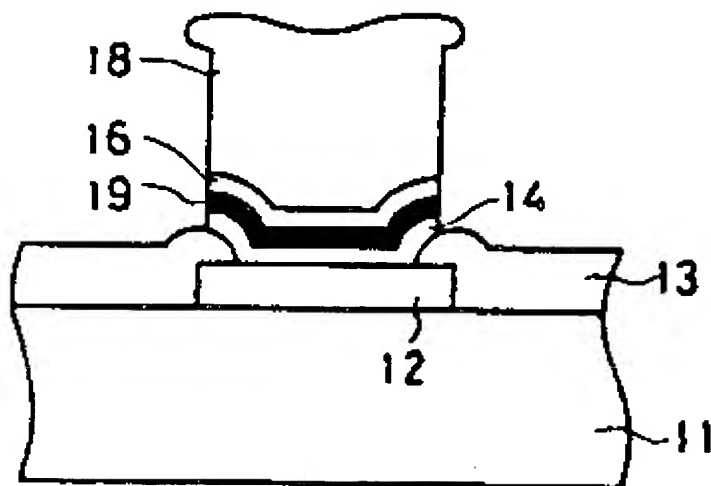
PURPOSE: To suppress an internal stress between metal layers near a bump and to improve a strength between the bump and a base metal by heat treating a semiconductor substrate in which a metal bump electrode has been precipitated at a low temperature and forming an alloy layer between first and second metal layers.

CONSTITUTION: In the manufacture of a semiconductor device for forming bumps 18 on an electrode pad 12 as signal input/output electrodes of a semiconductor element, an Zr layer 14 is formed, for example, by a sputtering method on the pad 12, a metal layer 16 of any of Ti, V, Cr, Mn, Co, Ni, Fe and Cu for forming the alloy layer with the layer 14 is formed thereon, and heat treated at a low temperature to generate an alloy layer 19 between the layer 14 and the layer 16 formed on the layer 14. Thus, the strengths of a base metal and the bumps 18 are improved, the

RECEIVED
MAY 14 2002
TC 2800 MAIL ROOM

hardness of the bumps 18 is reduced by a low temperature heat treatment to improve the bondability of the lead electrode to the bumps 18, the internal stresses among the metal layers 12, 14, 16, 18, 19 are alleviated to suppress the crack of a passivation film.

COPYRIGHT: (C)1988,JPO&Japio



⑨ 日本国特許庁(J.P.)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-224344

⑪ Int. Cl.

H 01 L 21/92
21/288

識別記号

庁内整理番号

F-6708-5F
E-7638-5F

⑬ 公開 昭和63年(1988)9月19日

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 半導体装置の製造方法

⑮ 特 願 昭62-58112

⑯ 出 願 昭62(1987)3月13日

⑰ 発 明 者 遠 藤 隆 之 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝総合
研究所内

⑱ 発 明 者 江 澤 弘 和 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝総合
研究所内

⑲ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑳ 代 理 人 弁 理 士 鈴 江 武 彦 外2名

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

(1)半導体素子の信号入出力用電極として、パンプと称する金属突起電極を電極パッド上に形成する半導体装置の製造方法において、集積回路素子の形成された半導体基板上の電極パッド上部を含む全面に、Zr層でなる第1金属層を形成する工程と、前記第1金属層上部に連続して第2金属層を全面に形成する工程と、前記第2金属層上のパンプ電極形成予定領域に開孔部を有する感光性絶縁樹脂膜を被覆する工程と、メッキ法により前記開孔部の前記第2金属層上にパンプ電極となる金属を析出する工程と、前記パンプ金属析出後前記感光性絶縁樹脂膜を除去する工程と、前記金属パンプ電極析出済みの半導体基板に低温熱処理を施し前記第1、第2金属層間にこれらの合金層を形成する工程と、前記パンプ金属析出領域以外の前記第2金属層、合金層、第1金属層をエッチング除

去する工程とを具備したことを特徴とする半導体装置の製造方法。

(2)前記第2金属が、Ti、V、Cr、Mn、Fe、Co、Ni、Cuのいずれかよりなる金属層であることを特徴とする特許請求の範囲第1項記載の半導体装置の製造方法。

3. 発明の詳細な説明

[発明の目的]

(産業上の利用分野)

本発明は半導体素子の信号入出力用電極として、パンプと称する金属突起電極を電極パッド上に形成する半導体装置の製造方法に関する。

(従来の技術)

従来の半導体装置のパンプ形成工程を第2図を用いて説明する。第2図(a)において、拡散係みのSi基板1上にSiO₂膜2が形成され、その上にAL電極パッド3が形成されている。AL電極パッド3の上の部分を開孔した保護用のSi₃N₄膜4が半導体素子上の全面に被覆されている。まず、この基板の全面に真空蒸着法により1000~2000Å厚の

Ti層を形成し、その上に連続して1000~2000ÅのPd層を蒸着することによりTi/Pdの2層金属膜5を形成する。次に同図(b)において、液状ホトレジスト6をスピナー塗布(約1.2μm厚)し、電極パッド3の上部にのみ、所望の大きさのパンパ通をパターンニング開孔する。同図(c)において、ホトレジスト6をメッキマスクとし、前記Ti/Pd金属膜5を電解メッキの一方の電極(この場合には陰極)として、電極パッド3上部にのみ選択的にAu7を析出させる。次に、ホトレジスト6の除去を行ない、析出させたAu7をマスクにして、電極パッド上部以外のTi/Pd金属膜5をエッチング除去する(同図d)。このようにしてAu電極パッド3上部に、Au-Au相互拡散抑制層であるTi/Pd金属膜5を介してAuパンパ7を形成する。

(発明が解決しようとする問題点)

上述した従来のパンパ電極形成方法によれば、メッキ析出時に残留するAuパンパの内部応力 $10^2 \sim 10^3 \text{ kg/cm}^2$ のためのクラック発生、及び例えばAu電極パッドとパッシベーション膜(Si_3N_4)との

ド上部を含む全面に、Zr層でなる第1金属層を形成する工程と、前記第1金属層上部に連続して第2金属層を全面に形成する工程と、前記第2金属層上のパンパ電極形成予定領域に開孔部を有する感光性絶縁樹脂膜を被着する工程と、メッキ法により前記開孔部の前記第2金属層上にパンパ電極となる金属を析出する工程と、前記パンパ金属析出後前記感光性絶縁樹脂膜を除去する工程と、前記金属パンパ電極析出済みの半導体基板に低温熱処理を施し前記第1、第2金属層間にこれら合金層を形成する工程と、前記パンパ金属析出領域以外の前記第2金属層、合金層、第1金属層をエッチング除去する工程とを具備したことを特徴とする。すなわち本発明は、半導体素子の信号入出力用電極としてパンパを電極パッド上に形成する半導体装置の製造方法において、電極パッド上に例えばスパッタリング法によりZr層を形成し、その上にこれと合金層を形成するTi, V, Cr, Mn, Co, Ni, Fe, Coのいずれかの金属層を例えばスパッタリング法により形成し、低温熱処理を施すことによって、

熱膨張係数の違い(具体的にはAu $\sim 2 \times 10^{-6}/\text{K}$, $\text{Si}_3\text{N}_4 \sim 2.4 \times 10^{-6}/\text{K}$)などによる半導体素子の動作時の温度上昇におけるパッシベーション膜のクラック発生などがあり、パンパ電極形成によるワイヤレス実装の信頼性及び歩留り向上の低下を招いていた。

本発明は、熱処理によって生じるパンパ電極下の第1、第2金属層の合金層及びZr層によってAuパンパと下地金属との拡散を抑え、またパンパ付近の金属層間の内部応力を抑え、またパンパと下地金属との間の強度を向上させ、またパンパの硬度を低減させてリード電極とパンパの接合性を向上させ、またパッシベーション膜のクラックの発生を抑制させ、パンパ電極形成によるワイヤレス実装の信頼性の向上をはかることを目的とする。

(問題点を解決するための手段と作用)

本発明は、半導体素子の信号入出力用電極として、パンパと称する金属突起電極を電極パッド上に形成する半導体装置の製造方法において、集積回路素子の形成された半導体基板上の電極パッ

Zr層とこの上の金属層間に合金層を生じさせる。このために下地金属とパンパの強度を向上させると同時に、上記低温熱処理により、パンパの硬度が低減してリード電極とパンパの接合性が向上し、かつ金属層間の内部応力が緩和する。またパッシベーション膜のクラックの発生を抑制させることもできるようにしたものである。

(実施例)

以下、本発明の実施例を第1図をもちいて説明する。まず第1図(a)のように、すでにトランジスタ、ダイオード等の素子が形成された半導体基板11の絶縁膜上に選択的にアルミニウム電極パッド12を形成する。このアルミニウム電極パッド12上を含む半導体基板11全面に窒化シリコンから成る絶縁膜13を被覆し、ホトリソグラフィ技術を用いてアルミニウム電極12上の絶縁膜13を開孔する。このシリコン窒化膜13は半導体基板11に形成された回路素子のパッシベーション膜として作用する。なお、このパッシベーション膜は窒化シリコンに限定されない。つづいて

開孔部を含む全面にスパッタリング法によりZn層14を1000Å形成し、その上にSe, Ti, V, Cr, Mn, Co, Ni, Cuのうちのいずれかよりなる金属層16を、同様にスパッタリング法により1000Å形成する。次に第1図(b)に示されるようにフォトリソスト17を全面に被膜し、アルミニウム電極パッド12上でAuパンプを形成する部分をホトリソグラフィ工程を経て開孔する。この後、第1図(c)に示すような金パンプ18をメッキにより形成する。次にレジスト17を除去し、350℃で熱処理を行なう。この低温熱処理により、Zr層14と金属層16との界面で低温固相反応が起こり、合金層19が形成される。つづいて少なくともアルミニウム電極パッド12に残る程度に金属層16及び合金層19及びZr層14をHF-H₂O混液などでエッチング除去し、第1図(d)の如く電極が形成される。

このように形成された電極は低温熱処理のために合金層19が形成されている。しかして上記低温熱処理のために金属層(12, 14, 16, 18, 19等)間の内部応力を緩和し、同時にAuパンプ18の硬

度とその再結晶により析出時(メッキ時)の1/2以下に低減するため、リード電極との接合性が向上する。又、動作時の素子の温度上昇による熱応力の不整合が(シリコン窒化膜13と金属層16及びZr層14の熱膨張係数が近いために)少ないので、Auパンプ18の周辺部のパッシベーション膜のクラックの発生を抑制する。また金属層19は合金層なので、パンプ18と下地金属との間の接合強度が向上するものである。

[発明の効果]

以上説明した如く本発明によれば、熱処理によって生じるパンプ電極下の第1, 第2金属層の合金層及びZr層によってAuパンプと下地金属との拡散を抑え、またパンプ付近の金属層間の内部応力を抑え、またパンプと下地金属との間の強度を向上させ、またパンプの硬度を低減させてリード電極とパンプの接合性を向上させ、また素子動作時の温度上昇による熱応力の不整合が少なくできるので、パンプ周辺のパッシベーション膜のクラックの発生を抑制させ、パンプ電極形成によるワ

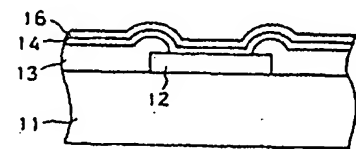
イヤレス実装の信頼性の向上をはかることができるものである。

4. 図面の簡単な説明

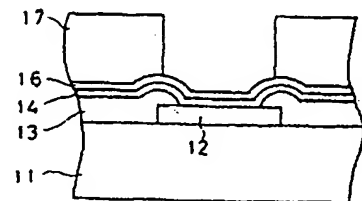
第1図は本発明の一実施例の製造工程を示す断面図、第2図は従来装置の製造工程を示す断面図である。

11…半導体基盤、12…Al電極、13…シリコン窒化膜、14…Zr層、16…Se, Ti, V, Cr, Mn, Co, Ni, Cu等の金属層、19…熱処理によって生じる合金。

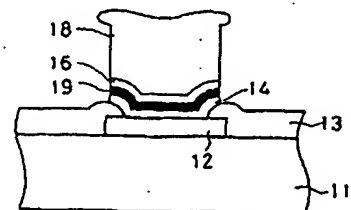
出願人代理人 井理士 鈴 江 武 彦



(a)

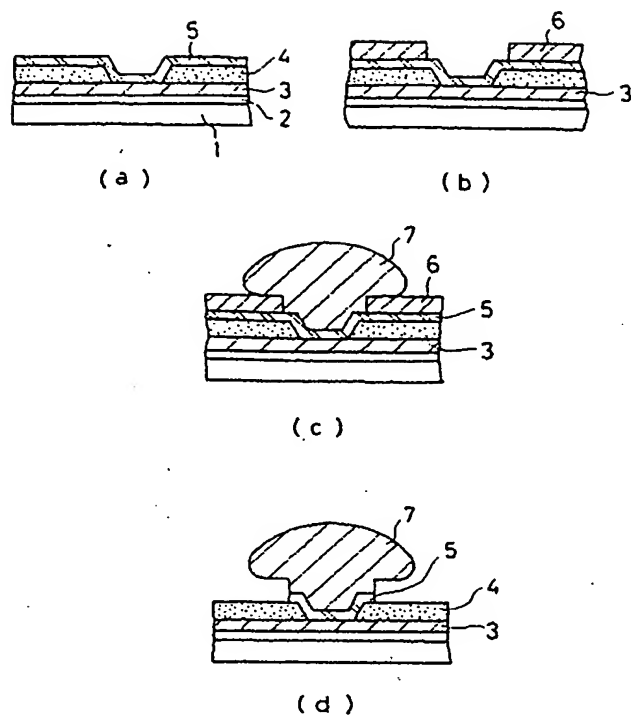


(b)



(c)

第1図



第 2 図